

自适应 Sigma-Delta A/D 转换器的设计

冯 晖, 林争辉

(上海交通大学电子工程系, 上海 200030)

摘 要: 对于传统的 Sigma-Delta A/D 转换器(ADC), 其信噪比(SNR)将随着输入信号强度的减小而降低. 因此, 本文根据自适应理论提出一种自适应 ADC 的解决方案及相应的电路实现. 在充分考虑了在电路实现中误差的存在, 给出了误差自校正电路. 仿真结果表明, 这种自适应 ADC 的 SNR 几乎与输入信号的强度无关.

关键词: Sigma-Delta A/D; 自适应; 误差自校正

中图分类号: TN74 **文献标识码:** A **文章编号:** 0372-2112 (2004) 01-0132-03

The Design of Adaptive Sigma-Delta A/D Converter

FENG Hui, LIN Zheng-hui

(Electronic Engineering Department of Shanghai Jiaotong University, Shanghai 200030, China)

Abstract: The signal to noise (SNR) of conventional sigma delta analog to digital converter (ADC) reduces with input signal strength. The existing concept of adaptive quantization is applied to the design of ADC to improve SNR with high dynamic range. An adaptive algorithm and its circuit implementation is proposed. Because of the error due to the circuit implementation, we also designed the error self-calibration circuit. Simulation results indicate that SNR can be nearly independent of the signal strength.

Key words: sigma-delta A/D; adaptive; error self-calibration

1 引言

由于 Sigma-Delta A/D 转换器(ADC)能以相对简单的电路获得高精度的转换结果, 因此得到了广泛的应用^[1].

ADC 的一个典型特点就是随着输入信号强度的减小, 信噪比(SNR)也随之下降. 利用自适应技术可以在线检测输入信号的强度来随时调整输入信号的增益或量化步长, 使整个动态范围(DR)提高.

自适应 Sigma-Delta 调制器(ASDM)的基本思想是通过在线检测输入信号的强度来自适应地调整输入信号的增益或调整量化步长达到提高信噪比的目的; 而对输入信号的检测则可通过对输入信号本身或调制器输出的估计来实现, 即所谓的前向估计和后向估计^[2].

本文根据自适应理论提出一种自适应 ADC 的解决方案及相应的电路实现. 在充分考虑了在电路实现中误差的存在, 给出了误差自校正电路. 仿真结果表明, 这种自适应 ADC 的 SNR 几乎与输入信号的强度无关.

2 自适应 Sigma-Delta A/D 转换器

2.1 系统设计

由于前向估计结构较后向估计结构需要更复杂的电路^[3], 又由于量化误差实际上是和输入信号有关的^[4], 如果采用调节输入增益的自适应算法, 将会带来额外的误差. 因此,

采用根据后向估计来自动调节量化步长的方式. 以 2 阶 ADC 为例, 其系统设计如图 1 所示.

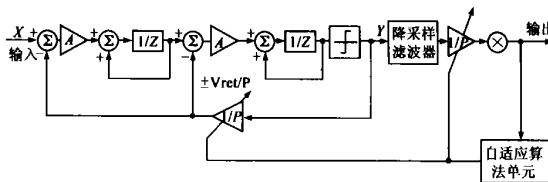


图 1 自适应 ADC 系统结构

与传统的 ADC 比较, 自适应 ADC 模拟反馈电压 ($\pm V_{ref}/P$) 并不是固定的, 它受增益因子 P 的控制. ADC 的输出经过自适应算法单元对输入信号强度进行估计, 根据估计结果确定相应的增益因子 P .

根据图 2 的结构可以得出:

$$Y = \frac{A^2 P Z^{-2} X}{(P - A + A^2) Z^{-2} + (A - 2P) Z^{-1} + P} + \frac{(1 - Z^{-1})^2 E}{(P - A + A^2) Z^{-2} + (A - 2P) Z^{-1} + P} \quad (1)$$

式中 A 是前向衰减因子, 用于保证积分器不饱和, 在 2 阶

调制器中 $A = \frac{1}{2}$. 假设过采样率足够高, 则在基带中可以认为 $Z \approx 1$. 因此:

$$Y = P Z^{-2} X + \frac{1}{A^2} (1 - Z^{-1})^2 E = P Z^{-2} X + 4(1 - Z^{-1})^2 E \quad (2)$$

收稿日期: 2002-05-21; 修回日期: 2002-08-21

基金项目: 美国国家科学基金(NSF) (No. 962485 USA Program)

其中 E 是量化噪声。从式(2)中可以看出,在输出中输入信号分量被放大了 P 倍,但是量化噪声与 $P=1$ 时相同。因此,调制器的输出 Y 经过降采样滤波器后,为了使输出中的输入信号分量保持不变,除以 P ,这样最终的输出中的量化噪声就相应地下降为原来的 $1/P$ 。从而达到提高动态范围的目的。

因此,如何估计输入信号的强度并确定相应的 P 是设计的关键。

2.2 自适应算法

假设 ADC 的输出为 K bit,取其高 8 位进行判断:

(1) 如果其中的高两位都为 1,则输入信号的幅值与满度参考电压大致相同,此时模拟反馈无需乘增益因子 ($1/P$),维持原来的参考电压;

(2) 如果高两位都为 0,而其余各位都为 1,则表明输入信号的幅值小于满度参考电压的 $1/4$,此时将模拟反馈电压乘以增益因子 ($1/P$) $1/4$;

(3) 如果高四位都为 0,而其余各位都为 1,则表明输入信号的幅值小于满度参考电压的 $1/16$,此时将模拟反馈电压乘以增益因子 ($1/P$) $1/16$;

(4) 如果高六位都为 0,而其余各位都为 1,则表明输入信号的幅值小于满度参考电压的 $1/64$,此时将模拟反馈电压乘以增益因子 ($1/P$) $1/64$;

(5) 如果八位都为 0,则表明输入信号的幅值小于满度参考电压的 $1/256$,此时将模拟反馈电压乘以增益因子 ($1/P$) $1/256$ 。

2.3 算法的电路实现

自适应算法实现电路设计如图 2 所示。时钟信号 CLK 的频率即为模拟输入信号的采样频率,每当计数器计数达到过采样率(OSR)时,触发检测判断模块对 ADC 输出的高 8 位按以上的算法进行判断,也就是每隔一个 Nyquist 频率的间隔,检测一次输入信号的强度。多路开关根据判断结果选通与之相对应的电压值。同时也触发寄存器输出此时的增益因子 P 的倒数(实际上此 $8 \times K$ bit 寄存器中存放的就是系数 $1, 1/4, 1/16, 1/64, 1/256$,其字长 K 与降采样滤波器的输出的位数相同),与降采样滤波器的输出相乘,得到最终的 ADC 输出结果。

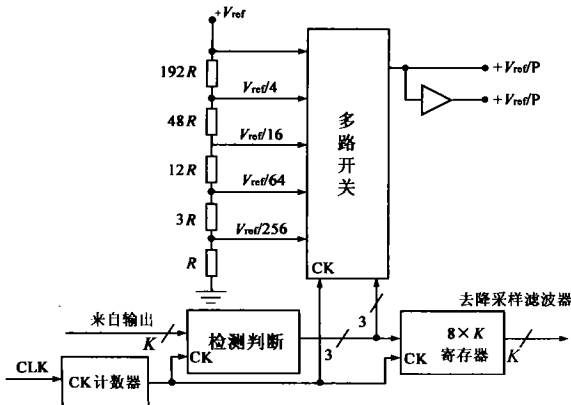


图 2 自适应算法实现电路

3 仿真结果

利用 SIMULINK 和 MATLAB 工具对以上系统进行仿真,得到传统的 Sigma-Delta 调制器和自适应 Sigma-Delta 调制器在不同强度的输入信号作用下输出的信噪比(过采样率 OSR = 128),如图 3 所示。可以看出在输入信号的强度大于时,自适应 Sigma-Delta 调制器输出的信噪比几乎与输入信号强度无关。此结果也表明,如果采用更多级的量化步长,信噪比随输入信号强度的变化就更小。

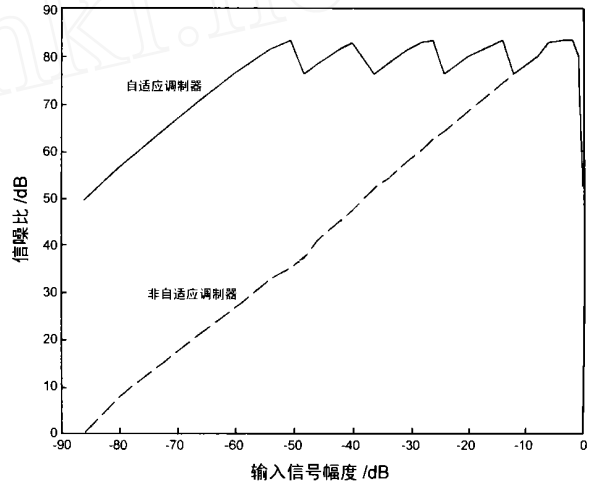


图 3 调制器输出的信噪比

4 误差自校正技术

在前面的设计中,模拟电路中不同的反馈电压是通过电阻分压网络来实现的,但由于每个电阻的阻值不可能做得很精确,因此,反馈电压不可能是理想的 $V_{ref}/4, V_{ref}/16, V_{ref}/64, V_{ref}/256$,如果此时寄存器模块中存放的数是 $1, 1/4, 1/16, 1/64, 1/256$,就势必会给转换结果带来误差。这也就是通常所说的模拟和数字电路之间的失配误差。

为了克服这一误差,提出了一种误差自校正电路,如图 4 所示。在电路中,分压电阻网络的各级电压依次作为 Sigma-Delta 调制器的输入,这样经过转换的电阻网络的各级电压的实际值就存入寄存器中,也就解决了有与模拟和数字电路之间的失配而带来的误差问题。

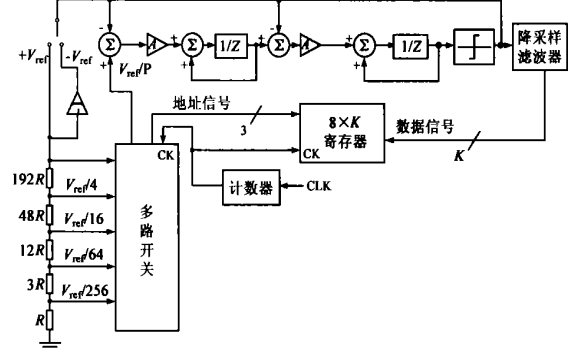


图 4 误差自校正电路

由于在校正过程中, Sigma-Delta 调制器的输入电压都是直流 (V_{ref}/P), 所以可以认为基带内的量化噪声是零, 因此, 经过转换的电压的精度是很高的.

5 结论

由于 ADC 输出的信噪比 (SNR) 随着输入信号强度的减小而下降. 利用自适应技术可以通过在线检测输入信号的强度来随时调整输入信号的增益或量化步长, 使整个动态范围 (DR) 提高.

本文根据自适应理论提出一种自适应 ADC 的解决方案及相应的电路实现. 主要完成了以下工作:

(1) 提出了一种自适应调整 Sigma-Delta 调制器量化步长的算法, 并完成了相应的电路设计. 仿真结果表明, 这种自适应 ADC 的 SNR 几乎与输入信号的强度无关;

(2) 由于在实际中, 模拟和数字电路之间的失配误差会对 ADC 的精度产生影响, 因此, 本文还设计了误差自校正电路, 可以完全解决这一问题.

参考文献:

- [1] P M Aziz. An overview of sigma delta converter [J]. IEEE Signal Processing Magazine, Jan, 1996: 61 - 84.
- [2] Mansour A Aldajani. Stability and performance analysis of an adaptive Sigma-Delta modulator [J]. IEEE Transcation on Circuits and Systems

, March, 2001, 48: 233 - 244.

- [3] J Yu. Adaptive quantization for one-bit sigma-delta modulation [J]. IEE Proceeding-G, Feb, 1992, 139: 39 - 44.
- [4] Steven C Pinault. On the behavior of the double-loop Sigma-Delta modulator [J]. IEEE Transcation on Circuits and Systems, Aug, 1993, 40: 467 - 479.
- [5] T Cataltepe, A R Kramer, L E Larson, G C Temes, R H Walden. Digitally corrected multi-bit data converters [J]. IEEE ISCAS, Dec, 1989, 647 - 650.
- [6] L E Larson, T Cataltepe, G C Temes. MultiBit oversampled A/D converter with digital error correction [J]. Electron Letters, 1988, 24: 1051 - 1052.

作者简介:



冯 晖 男, 1973 年 2 月出生于湖南岳阳, 于 1994、2000 年在郑州工业大学分别获学士和硕士学位, 目前在上海交通大学电子工程系攻读博士学位, 研究方向为大规模集成电路设计, 主要从事自适应 Sigma-Delta A/D 转换器的研究和设计工作.

林争辉 男, 1933 年出生于浙江宁波, 教授, 博士生导师, 主要研究方向为 ICCAD 及专用集成电路 (ASIC) 的设计.